

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-296040

(43)Date of publication of application : 21.10.1994

(51)Int.Cl.

H01L 33/00

(21)Application number : 05-320334

(71)Applicant : SHARP CORP

(22)Date of filing : 20.12.1993

(72)Inventor : WATANABE MASANORI
TAKIGUCHI HARUHISA

(30)Priority

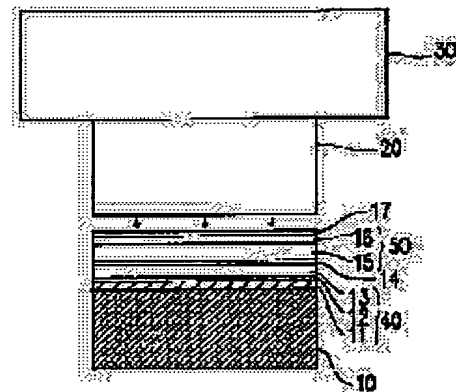
Priority number : 05 22946 Priority date : 10.02.1993 Priority country : JP

(54) MANUFACTURE OF LIGHT-EMITTING DIODE

(57)Abstract:

PURPOSE: To improve light emission efficiency without lowering internal emission efficiency, and to provide a light-emitting diode manufacturing method with which a light-emitting diode, having chemical stability and sufficient strength, can be manufactured by a relatively simple method.

CONSTITUTION: A buffer layer 11, an intermediate band gap layer 12, an N-type first semiconductor layer 40 consisting of the first clad layer 13, an undoped light-emitting layer 14, the second clad layer 15, a P-type second semiconductor layer 50, consisting of a cap layer 16, are epitaxially grown successively on an N-type first substrate 10. Then, a P-type second substrate 20 is placed on the second semiconductor layer 50, and they are junctioned. This junction is conducted by performing a heat treatment at high temperature in the state wherein pressure is added by a weight 30 on the second substrate 20. It is desirable that the direction of crystal axes of the second substrate 20 and the cap layer 16 are coincided with each other.



LEGAL STATUS

[Date of request for examination] 11.07.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3230638

[Date of registration] 14.09.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

特許第3230638号

(P3230638)

(45) 発行日 平成13年11月19日 (2001. 11. 19)

(24) 登録日 平成13年 9 月14日 (2001. 9. 14)

(51) Int.Cl.

H 0 1 L 33/00

識別記号

F I

H 0 1 L 33/00

A

請求項の数16(全 11 頁)

(21) 出願番号 特願平5-320334

(22) 出願日 平成 5 年12月20日 (1993. 12. 20)

(65) 公開番号 特開平6-296040

(43) 公開日 平成 6 年10月21日 (1994. 10. 21)

審査請求日 平成 9 年 7 月11日 (1997. 7. 11)

(31) 優先権主張番号 特願平5-22946

(32) 優先日 平成 5 年 2 月10日 (1993. 2. 10)

(33) 優先権主張国 日本 (J P)

(73) 特許権者 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 渡辺 昌規

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

(72) 発明者 瀧口 治久

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

(74) 代理人 100078282

弁理士 山本 秀策

審査官 杉山 輝和

最終頁に続く

(54) 【発明の名称】 発光ダイオードの製造方法

1

(57) 【特許請求の範囲】

【請求項 1】 第 1 の導電型を有する半導体からなる第 1 の基板の上に、第 1 の導電型を有し、かつ単層または複数層からなる第 1 の半導体層を形成する工程と、該第 1 の半導体層の上に発光層を形成する工程と、該発光層の上に、第 2 の導電型を有し、かつ単層または複数層からなる第 2 の半導体層を形成する工程と、該第 2 の半導体層の上に、発光波長に対して各側面から光が出射し得る透明な第 2 の基板を置き、その後加圧しながら高温処理によって直接接合する工程とを含んで、発光ダイオードの製造方法。

【請求項 2】 前記第 2 の基板が、第 2 の導電型を有する半導体からなる請求項 1 に記載の発光ダイオードの製造方法。

【請求項 3】 前記第 2 の基板が、GaP、ZnSe、

2

ZnS または SiC からなる請求項 2 に記載の発光ダイオードの製造方法。

【請求項 4】 前記第 2 の基板が、誘電体からなる請求項 1 に記載の発光ダイオードの製造方法。

【請求項 5】 前記第 2 の基板が、Al₂O₃、ガラス、TiO₂、MgO またはそれらの化合物からなる請求項 4 に記載の発光ダイオードの製造方法。

【請求項 6】 前記接合する工程を、前記第 1 の基板および前記第 2 の基板の少なくとも一方の側から圧力を加えることにより行う請求項 1 に記載の発光ダイオードの製造方法。

【請求項 7】 前記第 2 の基板を、前記第 2 の半導体層との結晶軸方向を一致させて置いて、前記接合する工程を行う請求項 1 に記載の発光ダイオードの製造方法。

【請求項 8】 前記第 2 の半導体層が複数層からなり、

(2)

3

かつ前記第2の基板と接合する層が該第2の基板と同一の組成である請求項2に記載の発光ダイオードの製造方法。

【請求項9】 前記第1の基板もしくは前記第1の半導体層の前記第2の基板と接合する側の面または前記第2の基板の前記第2の半導体層と接合する側の面の内の少なくとも一方に、溝を、該当する基板の両端部に該溝の各端部が達するように設ける工程を含む請求項1に記載の発光ダイオードの製造方法。

【請求項10】 前記第2の半導体層と前記第2の基板とを接合した後、前記第1の基板の少なくとも一部を除去する工程を含む請求項1に記載の発光ダイオードの製造方法。

【請求項11】 前記第1の基板と前記第1の半導体層との間に、前記第1の導電型を有し、かつ該第1の半導体層と組成の異なる半導体からなるエッチングストップ層を形成する工程と、

前記第2の半導体層と前記第2の基板とを接合した後、少なくとも該エッチングストップ層が露出するまで該第1の基板を除去する工程と、

を含む請求項10に記載の発光ダイオードの製造方法。

【請求項12】 前記第1の基板の少なくとも一部を除去した後の露出面に電極を形成する工程と、少なくとも該電極以外の露出面に反射膜を形成する工程と、

を含む請求項10に記載の発光ダイオードの製造方法。

【請求項13】 前記第1の基板の少なくとも一部を除去した後の露出面に電極を形成する工程と、該第1の基板、前記第1の半導体層、前記発光層の少なくとも一部を除去して前記第2の半導体層の一部を露出させ、該第2の半導体層の露出面に電極を形成する工程と、

を含む請求項10に記載の発光ダイオードの製造方法。

【請求項14】 前記第2の半導体層の前記第2の基板と接合する側の面または該第2の基板の該第2の半導体層と接合する側の面に、前記第2の導電型を有するドーパント層を形成した状態で、前記接合する工程を行う請求項1に記載の発光ダイオードの製造方法。

【請求項15】 前記高温処理を前記第2の半導体層に吸収される波長の光を前記第2の基板側から照射することにより行う請求項1に記載の発光ダイオードの製造方法。

【請求項16】 前記高温処理を前記ドーパント層に吸収される波長の光を前記第2の基板側から照射することにより行う請求項14または15に記載の発光ダイオードの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、表示用および伝送用等に用いられる発光ダイオードの製造方法に関する。

4

【0002】

【従来の技術】 上述した発光ダイオード(LED)において内部で発生した光を外部に取り出す効率、すなわち外部出射効率を向上させることは非常に重要である。それは、LEDを構成する半導体の屈折率は、例えば3.5程度と極めて高く、出射面で全反射となる臨界角が小さいため、出射面が平面の場合、発光領域からの光は臨界角よりも小さいごく限られた範囲の入射角のものしか外部に出射させることができないからである。

【0003】 外部出射効率を向上させるためには、LEDの半導体基板として発光波長に対して透明なものを用いることが一般的である。発光波長に対して不透明な半導体基板を用いた場合には、上面への出射光しか利用できないのに対し、発光波長に対して透明な半導体基板を用いた場合にはLEDの上面だけでなく4つの側面から光を出射させることが可能であり、また下面における反射光も上面および側面などから出射させることが可能となる。このような透明な半導体基板を有するLEDは、InGaAsP系の半導体材料を用いた赤外発光ダイオード、AlGaAs系の半導体材料を用いた赤外・赤色発光ダイオード、GaAsP系の半導体材料を用いた黄色発光ダイオード、GaP系の半導体材料を用いた緑色発光ダイオード等に適用されている。

【0004】 一方、最近ではAlGaInP系の半導体材料を用いた赤・黄・緑色発光ダイオードや、Zn(Cd)(S)Se系の半導体材料を用いた緑・青色発光ダイオード等の開発が進められている。しかし、これらのLEDに発光波長に対して透明な半導体基板を用いた場合には、格子整合条件が満たされず、またこれらLEDに適した良質な基板が得られないために、LEDの内部発光効率が低下するという問題があった。これらのLEDは、半導体基板として発光波長に対して不透明な半導体基板を用い、この基板上に上記半導体材料を成長させることで、良好な内部発光効率を得られるようになる。しかし、この場合には上述したように不透明な半導体基板を用いることによる外部出射効率の低下が避けられない。

【0005】 このような問題を改善するために、従来では例えば特開平3-274770号公報に、図13に示すような構造の発光ダイオードが開示されている。この発光ダイオードは以下の方法で製造される。すなわち、まずn型GaAsからなる第1の基板900の上に、基板に格子整合するn型AlInP第1クラッド層901、アンドープAlGaInP発光層902、p型AlInP第2クラッド層903、p型AlGaInP中間バンドギャップ層904およびp型AlGaAs保持層905をMOCVD(有機金属化学気相成長)法により順次積層する。次いで、n型GaAsからなる第1の基板900を除去し、電極を形成した後、p型AlGaAs保持層905を下にしてステムにマウントする。

(3)

5

【0006】

【発明が解決しようとする課題】しかし、上述した図13に示す従来の製造方法においても、以下に示すような問題点があった。まず、上記従来例で得られるLEDにおいては、n型GaAsからなる第1の基板900を除去した後もLEDの強度を維持するために、p型AlGaAs保持層905は非常に厚く積層する必要がある。しかし、上述したMOCVD法による積層では、p型AlGaAs保持層905の形成に時間がかかりすぎるという問題がある。また、一般に $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$) を保持層とするLEDにおいて、発光波長が短波長、例えば緑色の発光波長の場合にも保持層を透明にするには組成比Xを1に近い値にする必要があるが、このようにすると保持層は空气中で酸化され易く、化学的に不安定になるという問題があった。

【0007】本発明は上記問題点を解決すべくなされたものであり、内部発光効率を低下させることなく外部出射効率を向上させることができ、化学的に安定で十分な強度を有する発光ダイオードを比較的簡易に製造することができる発光ダイオードの製造方法を提供することを目的とする。

【0008】

【課題を解決するための手段】本発明の発光ダイオードの製造方法は、第1の導電型を有する半導体からなる第1の基板の上に、第1の導電型を有し、かつ単層または複数層からなる第1の半導体層を形成する工程と、該第1の半導体層の上に発光層を形成する工程と、該発光層の上に、第2の導電型を有し、かつ単層または複数層からなる第2の半導体層を形成する工程と、該第2の半導体層の上に、発光波長に対して各側面からも光が射出し得る透明な第2の基板を置き、その後加圧しながら高温処理によって直接接合する工程とを含んでおり、そのことにより上記目的が達成される。

【0009】好適な実施態様としては、上記第2の基板が、GaP、ZnSe、ZnSまたはSiCその他の半導体基板、 Al_2O_3 、ガラス、 TiO_2 、MgOまたはそれらの化合物からなるその他の誘電体基板からなる。

【0010】好適な実施態様としては、上記接合する工程を、上記第1の基板および上記第2の基板の少なくとも一方の側から圧力を加えることにより行う。

【0011】好適な実施態様としては、上記第2の基板を、上記第2の半導体層との結晶軸方向を一致させて置いて、上記接合する工程を行う。

【0012】好適な実施態様としては、上記第2の半導体層を複数層から構成し、かつ上記第2の基板と接合する層を該第2の基板と同一の組成とする。

【0013】好適な実施態様としては、上記製造方法は、上記第1の基板もしくは上記第2の半導体層の上記第2の基板と接合する側の面または上記第2の基板の上記第2の半導体層と接合する側の面の内の少なくとも一

6

方に、溝を、該当する基板の両端部に該溝の各端部が達するように設ける工程を含む。

【0014】好適な実施態様としては、上記製造方法は、上記第2の半導体層と上記第2の基板とを接合した後、上記第1の基板の少なくとも一部を除去する工程を含む。上記製造方法は、上記第1の基板と上記第1の半導体層との間に、上記第1の導電型を有し、かつ該第1の半導体層と組成の異なる半導体からなるエッチングストップ層を形成する工程と、上記第2の半導体層と上記第2の基板とを接合した後、少なくとも該エッチングストップ層が露出するまで該第1の基板を除去する工程とを含んでもよい。

【0015】さらに、上記好適な実施態様においては、上記第1の基板の少なくとも一部を除去した後の露出面に反射膜を形成する工程を含むのが望ましい。

【0016】好適な実施態様としては、上記製造方法は、上記第1の基板の少なくとも一部を除去した後の露出面に電極を形成する工程と、該、上記第1の半導体層、上記発光層の少なくとも一部を除去して上記第2の半導体層の一部を露出させ、該第2の半導体層の露出面に電極を形成する工程とを含む。

【0017】好適な実施態様としては、上記製造方法は、上記第2の半導体層の上記第2の基板と接合する側の面または該第2の基板の該第2の半導体層と接合する側の面に、上記第2の導電型を有するドーパント層を形成した後、上記接合する工程を行う。

【0018】好適な実施態様としては、上記高温処理を上記第2の半導体層に吸収される波長の光または上記ドーパント層に吸収される波長の光を、上記第2の基板側から照射することにより行う。

【0019】

【作用】本発明の発光ダイオードの製造方法においては、半導体からなる第1の基板上に成長された第2の半導体層上に第2の基板を置き、その後直接接合を行う。この接合は、接着剤などを用いるものではないため、界面が良好である。

【0020】また、本発明においては、発光波長に対して不透明な第1の基板と発光波長に対して透明な第2の基板とを接合することにより、内部発光効率を低下させることなく外部出射効率の向上を図ることができる。つまり、不透明な第1の基板の上にほぼ格子整合条件を満たすような半導体層を成長させることで、内部発光効率が良好となる。また透明な第2の基板を接合することによって、この基板側の面だけでなく側面からも発光層からの光を出射させることが可能となり、外部出射効率を向上させることができる。

【0021】透明な第2の基板は、化学的に安定で、十分な厚さを有するものとすることができる。

【0022】

【実施例】以下、本発明を実施例に基づいて説明する。

(4)

7

尚、図1から図8に示した同一の機能を有する構成部材には同じ番号を付記する。

【0023】(実施例1) 図1は、本実施例の発光ダイオードの製造工程を示す断面図であり、図2は本実施例で得られる発光ダイオードの断面図である。

【0024】この発光ダイオードはAlGaInP系のものであり、図2に示すように、発光層14を挟んでn型の第1の半導体層40とp型の第2の半導体層50とが対向した構造となっている。第1の半導体層40は、発光波長に対して不透明なn型の半導体からなる第1の基板10の上に形成されており、バッファ層11と中間バンドギャップ層12と第1クラッド層13とから構成されている。一方、第2の半導体層50は、第2クラッド層15とキャップ層(図示せず)とからなるが、キャップ層はその上に形成された発光波長に対して透明なp型の半導体からなる第2の基板(図示せず)と同一の組成を有しており、これらキャップ層と第2の基板とは一体化して保持層60を形成している。第1の基板10の底面には裏面電極26が形成されており、保持層60の上面には表面電極25が形成されている。

【0025】このような構造を有する発光ダイオードは以下のようにして製造される。

【0026】まず、図1に示すように、表面が(100)面であり、発光波長に対して不透明なn型の半導体からなる第1の基板10の上に、バッファ層11、中間バンドギャップ層12、第1クラッド層13、アンドープの発光層14、第2クラッド層15およびキャップ層16をMOCVD法を用いてエピタキシャル成長させることにより順次積層形成する。次いで、キャップ層16の上にZnからなる厚さ5nmのドーパント層17を真空蒸着法により形成する。

【0027】続いて、キャップ層16と同一組成を有し、表面が(100)面であり、発光波長に対して透明なp型の半導体からなる第2の基板20を表面を僅かにエッチングする等の処理を施し、その後キャップ層16の上に結晶軸方向を一致させて置く。次いで、第2の基板20の上に、 10 g/cm^2 のおもり30を載せる。この場合、結晶軸方向とはオリエンテーションフラットまたは劈開面の向きである。また、おもり30としては表面を粗にしたカーボンを使用した。その後、 H_2 雰囲気下で温度を 650°C に上げ、YAGレーザを第2の基板20側から照射し、2時間放置する。これにより、第2の半導体層50と第2の基板20とは直接接合される。ドーパント層17は接合後、拡散により消失して、キャップ層16および第2の基板20は図2に示すように一体化して保持層60となる。尚、本実施例においては基板および各半導体層の組成および厚さは、例えば以下のようにする。

【0028】第1の基板10：n型GaAs、厚さ $300\mu\text{m}$ 、大きさ $10\times 12\text{ mm}^2$ 、

8

バッファ層11：n型GaAs、厚さ $2\mu\text{m}$ 、

中間バンドギャップ層12：n型 $\text{Ga}_{0.5}\text{In}_{0.5}\text{P}$ 、厚さ $0.1\mu\text{m}$ 、

第1クラッド層13：n型 $\text{Al}_{0.5}\text{In}_{0.5}\text{P}$ 、厚さ $1\mu\text{m}$ 、

発光層14： $(\text{Al}_{0.2}\text{Ga}_{0.8})_{0.5}\text{In}_{0.5}\text{P}$ 、厚さ $0.5\mu\text{m}$ 、

第2クラッド層15：p型 $\text{Al}_{0.5}\text{In}_{0.5}\text{P}$ 、厚さ $1\mu\text{m}$ 、

キャップ層16：p型GaP、厚さ $2\mu\text{m}$ 、

第2の基板20：p型GaP、厚さ $300\mu\text{m}$ 、大きさ $10\times 12\text{ mm}^2$ 。

【0029】次に、第1の基板10をエッチングすることにより厚さ $10\mu\text{m}$ にする。続いて、AuZnの表面電極25を第2の基板20の上面に蒸着した後、フォトリソグラフィーによって図3(a)に示すように円形にパターンニングする。また、AuGeからなる裏面電極26を第1の基板10の底面全面に蒸着した後、フォトリソグラフィーによって図3(b)に示すようにドット状のレジストをパターン形成し、レジストで覆われていない部分について裏面電極26、第1の基板10、バッファ層11および中間バンドギャップ層12を除去し、レジストを除去する。

【0030】上述した発光ダイオードはダイシングによってチップに分割し、ステムに裏面電極26が接続するように導電性ペーストで接着する。次いで、ワイヤを表面電極25にボンディングした後、樹脂封止する。

【0031】保持層60におけるキャップ層16と第2の基板20との境界面の様子を保持層60の上から光学顕微鏡で観察した結果、接合不良は境界面に僅かに残存していたゴミの周辺に限定されており、大部分の領域は均一に接合されていた。接合の強度は、非常に強い力を加えるダイシング工程の後でもはがれない程であった。

【0032】第1の基板10のGaAsおよび第2の基板20のGaPの格子定数はそれぞれ $5.653\text{ \AA}$ 、 3.7% (GaPを基にして)の差に伴う格子欠陥が懸念される。そこで、キャップ層16と第2の基板20との境界面の断面を超高解像度顕微鏡によって観察した。格子欠陥はキャップ層16および境界面に見られたが、その他の部分にまで広がっていなかった。比較のため、保持層60の代わりにp型GaP層をMOCVD法で厚く成長させることにより形成した物を製造し、その断面を観察したが、この場合にはp型GaP層全体に多くの格子欠陥が見られ、本発明の接合方法が優れていることがわかった。

【0033】尚、ドーパント層17は上記境界面におけるノッチ(半導体バンドギャップの差によって生じる1種の抵抗)を低減するために、キャップ層16と第2の基板20との間隙に挿入されている。本実施例において

(5)

9

はドーパント層17としてZnを使用した、その他にVI族元素であるS、SeおよびTeも使用し得る。さらに、ドーパント層17の厚さは5nmとしたが、この層をキャップ層16と第2の基板20との接合後に拡散させて消失させるためには100nm以下とするのが好ましく、またドーパント層17は必ずしも形成する必要はない。

【0034】さらに、ドーパント層17に吸収される波長の光を照射することにより、接合の境界面のみを局所的に加熱することができるので、内部の半導体構造を過大に加熱することがなく、半導体特性の低下を生じない。この場合、用いる光源としては、YAGレーザの他、ハロゲンランプ、ArレーザおよびCO₂レーザ等、第2の基板20を透過し得る波長領域の光であればいずれを光源としてもよい。また、光加熱は第2の基板20側からでなく、第1の基板10側から行ってもよい。さらに、光加熱でなく、通常の加熱により接合を行ってもよい。

【0035】接合温度は高温であるほど接合が良好になるが、あまり高温であっても半導体積層構造が破壊されるので、光加熱をする場合には常温から900℃（両基板がGaAsおよびGaPからなる場合）の範囲が適しており、光加熱をしない場合には300～900℃の範囲が適している。接合時の雰囲気はH₂の他、真空、PH₃、AsH₃、PまたはAsのアルキル化合物とするのが好ましいが、N₂、乾燥空気、Ar等とすることも可能である。おもり30は無くても接合は可能であるが、振動によるずれや基板の反り等を考慮して、基板が割れない範囲内、例えば0～10kg/cm²のおもりを使用することができる。

【0036】第2の基板20はGaPの他に、ZnS、e、ZnSおよびSiC等、発光波長に対して透明な基板を用いることが出来る。また、表面処理は第2の基板20のみについて行ったが、キャップ層16について行ってもよく、また表面処理は行わなくてもよい。また、表面処理方法としては僅かにエッチングする他に、純水等による洗浄であってもよい。

【0037】第1の基板10表面の面方位は(100)面としたが、面方位は特に限定されるものではなく、例えば(100)面から数度、例えば1～15°傾けてもよく、(111)A面や(111)B面等でもよい。また、第1の基板10の導電型はp型でもよく、p型とする場合には各層11～16および第2の基板の導電型はすべて反対にする。さらに、第1の基板10の除去はエッチングの他にラッピング（研磨）で行ってもよく、必ずしも除去する必要もない。

【0038】第1の基板10および第2の基板20の面方位は必ずしも一致させる必要はなく、例えば第1の基板10の面方位を(100)面から10°傾け、第2の基板20の面方位を(100)とした場合についても良

10

好な接合が得られている。第1の基板10および第2の基板20の結晶方位もまた、必ずしも一致させる必要はなく、例えば第1の基板10の[011]方向と第2の基板20の[011]方向とが1～2°ずれている場合についても良好な接合が得られている。さらに大幅に、例えば45°ずれていても接合は可能である。

【0039】キャップ層16は、第2の半導体層50と第2の基板との接合を容易に、かつ低温、短時間で行うのに有用である。キャップ層16を形成せずにクラッド層15を第2の半導体層の最上層としても接合は可能であるが、キャップ層16を形成した方が接合は良好である。

【0040】また、バッファ層11は良好な結晶成長を行うために第1の基板10と中間バンドギャップ層12との間隙に挿入しているが、この層はなくてもよい。さらに、中間バンドギャップ層12はバッファ層11と第1クラッド層13とが直に接触した時に境界面に1種の電気抵抗が生じるのを低減するために設けられているが、この層はAlGaAsに置き換えてもよく、また無くてもよい。

【0041】本実施例においては、表面電極25としてAuZn、裏面電極26としてAuGeを使用した、その他のp側オーミック電極、n側オーミック電極を使用してもよい。さらに、表面電極25、裏面電極26のパターンはどのようなものであってもよい。

【0042】各半導体層11～16はMOCVD法で形成したが、MBE（分子線エピタキシー）法、ガスソースMBE法、MOMBE（有機金属MBE）法、CBE（化学ビームエピタキシ）法等の成長法で形成してもよい。また、発光部の界面の接合はダブルヘテロ接合に限定されるものではなく、シングルヘテロ接合、ホモ接合であってもよい。

【0043】（実施例2）図4は、本実施例の発光ダイオードの製造工程を示す断面図であり、図5は本実施例で得られる発光ダイオードの断面図である。

【0044】この発光ダイオードはAlGaInP系のものであり、図5に示すように、発光層14を挟んでn型の第1の半導体層40とp型の第2の半導体層50とが対向した構造となっている。第1の半導体層40はバッファ層11と中間バンドギャップ層12と第1クラッド層13とから構成されている。一方、第2の半導体層50は、第2クラッド層15とキャップ層16とからなり、その上面には発光波長に対して透明なp型の半導体からなる第2の基板20が形成されている。第2の基板20の第2の半導体層50との境界面側には溝21が形成されている。バッファ層11の底面には裏面電極26が形成され、この発光ダイオードの裏面全体を覆うように反射膜19が形成されている。第2の基板20の上面には表面電極25が形成されている。

【0045】このような構造を有する発光ダイオードは

50

(6)

11

以下のようにして製造される。

【0046】まず、図4に示すように、表面が(100)面であり、発光波長に対して不透明なn型の半導体からなる第1の基板10の上に、n型のエッチングストップ層18、バッファ層11、中間バンドギャップ層12、第1クラッド層13、アンドープの発光層14、第2クラッド層15およびキャップ層16をMOCVD法を用いてエピタキシャル成長させることにより順次積層形成する。

【0047】次いで、図6に示すように、表面が(100)面であり、発光波長に対して透明なp型の第2の基板20に対し、第1の基板10上の第2の半導体層50と接合する側の面にウェハの端に達する多数の溝をウェットエッチングによって溝幅間隔300 μ mで形成する。この溝は後述のチップに分割する工程においてダイシングする線と一致させた。その後、第2の基板20を軽くエッチングする等の表面処理を行う。続いて、図4および図6に示すように、第2の基板20を第2の半導体層50の上に結晶軸方向を一致させて置き、その上に、100g/cm²のおもり30を載せる。この状態で、PH₃およびH₂混合雰囲気中、温度を500℃にして4時間放置すると、第2の半導体層50と第2の基板20とが直接接合される。尚、本実施例においては基板および各半導体層の組成および厚さは、例えば以下のようにする。

【0048】第1の基板10：n型GaAs、厚さ300 μ m、
エッチングストップ層18：Al_{0.5}Ga_{0.5}As、厚さ2 μ m、
バッファ層11：n型GaAs、厚さ2 μ m、
中間バンドギャップ層12：n型Ga_{0.5}In_{0.5}P、厚さ20nm、
第1クラッド層13：n型(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}P、厚さ1 μ m、
発光層14：(Al_{0.4}Ga_{0.6})_{0.5}In_{0.5}P、厚さ1 μ m、
第2クラッド層15：p型(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}P、厚さ1 μ m、
キャップ層16：p型GaP、厚さ2 μ m、
第2の基板20：p型GaP、厚さ300 μ m。

【0049】次に、第1の基板10の上のエッチングストップ層18をエッチングしない選択性エッチャント(アンモニア、過酸化水素および水の混合溶液)を用いて、第1の基板10をエッチングにより除去する。しかる後、エッチングストップ層18の上のバッファ層11をエッチングしない選択性エッチャント(フッ酸)を用いてエッチングストップ層18をエッチングにより除去する。次いで、表面電極25を第2の基板20の上面に蒸着した後、フォトリソグラフィによって円形にパターニングする。また、裏面電極26をバッファ層11の

12

裏面全体に蒸着した後、フォトリソグラフィによってドット状のレジストパターンを形成し、レジストで覆われていない部分について裏面電極26、バッファ層11および中間バンドギャップ層12を除去する。裏面電極26上に形成したレジストパターンは取り除く。さらに、このような状態の第1の半導体層40部分の底面全体にAl等の反射膜19をスパッタ法で形成して本実施例の発光ダイオードを得る。

【0050】上述した発光ダイオードはダイシングによってチップに分割し、ステムに裏面電極26が接続するように導電性ペーストで接着する。次いで、ワイヤを表面電極25にボンディングした後、樹脂封止する。

【0051】本実施例において、第2の基板20の接合面には、接合の際にボイド(泡)あるいは不純物が除去され易いように、ウェハの端に達する溝21を形成している。接合された境界面に残存する、不純物を含むガスはこの溝を通して外部に導かれて除去される。本実施例では、溝21を一方方向にストライプ状に形成したが、縦横にメッシュ状に形成することも可能である。また、本実施例においては、溝21をダイシングする線と一致させたが、特に一致させる必要はない。溝は第2の半導体層50または第1の基板10にも形成してもよく、その場合には第2のクラッド層15を形成した後またはエッチングストップ層18の形成前に溝を形成すればよい。

【0052】また、本実施例においては、第1の基板10の上に、これを組成の異なるエッチングストップ層18を形成することにより、エッチング時間によらず、正確にかつ容易に第1の基板10の選択的除去を行うことができる。尚、エッチングストップ層18を除去しなくてもよく、その場合にはバッファ層11は不要となる。さらに、本実施例ではエッチングストップ層18の材料は第1の基板10および第2の基板20の材料(GaAs)と異なれば特に限定されず、例えばGa_{0.5}In_{0.5}P等でもよい。

【0053】本実施例では、不透明な第1の基板10を除去することにより、n側即ち第1の半導体層40側の底面に達した光を反射させて取り出すことができ、外部出射効率を向上させることができる。本実施例のように裏面電極26形成後に反射膜19を形成するとさらに効果的である。通常、発光ダイオードの底面は銀ペーストによって接着されるので反射膜19を形成しなくてもこの部分である程度の反射率があるが、さらにこの反射率を上げるために反射膜19の形成は有効である。本実施例においては、反射膜19をAl等の金属膜で形成したが、この場合、半導体層である第1クラッド層13とのオーミックコンタクトは取られていないので、電流は裏面電極26を介して流れる。反射膜19の材料としては、金属膜の他、TiO₂およびSiO₂の交互多層膜等の誘電体多層膜が可能であり、その場合には裏面電極26の周囲のみを除去する必要がある。

(7)

13

【0054】尚、本実施例においても実施例1と同様の変更が可能である。

【0055】（実施例3）図7は、本実施例の発光ダイオードの製造工程を示す断面図であり、図8は本実施例で得られる発光ダイオードの断面図である。

【0056】この発光ダイオードはZnCdSe系のものであり、図8に示すように、発光層14を挟んでn型の半導体層40とp型の第2の半導体層としての第2クラッド層15とが対向した構造となっている。n型の半導体層40は、発光波長に対して不透明なn型の半導体からなる第1の基板10の上に形成されており、第1のバッファ層11と中間バンドギャップ層12と第2のバッファ層41と第1クラッド層13とから構成されている。発光層14は歪み量子井戸構造となっており、第2クラッド層15の上面には発光波長に対して透明なp型の半導体からなる第2の基板20が形成されている。第1の基板10の底面には裏面電極26が形成され、この発光ダイオードの裏面全体を覆うように反射膜19が形成されている。第2の基板20の上面には表面電極25が形成されている。

【0057】このような構造を有する発光ダイオードは以下のようにして製造される。

【0058】まず、図7に示すように、面方位が(100)面であり、発光波長に対して不透明なn型の半導体からなる第1の基板10の上に、第1のバッファ層11、中間バンドギャップ層12、第2のバッファ層41、第1クラッド層13、アンドープ歪み量子井戸構造の発光層14および第2クラッド層15をMBE法を用いて順次積層形成する。

【0059】次いで、面方位が(100)面であり、発光波長に対して透明なp型の半導体からなる第2の基板20を軽くエッチングする等の表面処理をした後、第1の基板10上の第2クラッド層15の上に結晶軸方向を一致させて置き、その上に100g/cm²のおもり30を載せる。この状態で、H₂SeおよびH₂混合雰囲気中、温度を500℃にして4時間放置すると、第2クラッド層15と第2の基板20とが直接接合される。尚、本実施例においては基板および各半導体層の組成および厚さは、例えば以下にする。

【0060】第1の基板10：n型GaAs、厚さ300μm、大きさ10×12mm²、
第1のバッファ層11：n型GaAs、厚さ5μm、
中間バンドギャップ層12：n型Al_xGa_{1-x}As、厚さ0.2μm、
第2のバッファ層41：n型ZnSSe、厚さ1μm、
第1クラッド層13：n型ZnSe、厚さ1μm、
発光層14：Zn_{0.8}Cd_{0.2}Se、厚さ15nm、
第2クラッド層15：p型ZnSe、厚さ2μm、
第2の基板20：p型ZnSe、厚さ300μm、大きさ10×12mm²、

14

次に、第1の基板10をエッチングによって厚さ10μmにする。次いで、Au等の表面電極25を第2の基板20の上面に蒸着した後、フォトリソグラフィーによって円形にパターニングする。また、AuGe等の裏面電極26を第1の基板10の裏面全体に蒸着した後、フォトリソグラフィーによってドット状のレジストパターン（実施例1の場合と同様）を形成し、レジストで覆われていない部分について裏面電極26、第1の基板10、第1のバッファ層11および中間バンドギャップ層12を除去する。裏面電極26上に形成したレジストパターンは取り除く。さらに、このような状態の第1の半導体層40部分の底面全体にAl等の反射膜19をスパッタ法で形成して本実施例の発光ダイオードを得る。

【0061】上述した発光ダイオードはダイシングによってチップに分割し、ステムに裏面電極26が接続するように導電性ペーストで接着する。次いで、ワイヤを表面電極25にボンディングした後、樹脂封止する。

【0062】第2クラッド層15と第2の基板20との境界面の様子を第2の基板20の上から光学顕微鏡で観察した結果、接合不良は境界面に僅かに残存していたゴミの周辺に限定されており、大部分の領域は均一に接合されていた。接合の強度は、非常に強い力を加えるダイシング工程の後でもはがれない程であった。また、上記境界面の断面を超高解像度顕微鏡によって観察したところ、格子欠陥は上記境界面に多く見られ、また第2の基板20中にもやや見られたが、その他の部分にまで広がっていなかった。比較のため、接合前の第2の基板20の断面を観察したが、格子欠陥の密度は接合後と同程度であり、接合前から格子欠陥が生じていることが分かった。

【0063】本実施例においては、第2の基板20としてZnSeを使用した。このZnSeは、第1の基板10の材料であるGaAsと格子定数がきわめて近く、発光波長に対して透明であり、さらには第2クラッド層15と同じ組成であるので、最も適していると考えられる。ここで、ZnSeは単結晶としたが、多結晶としてもよく、その場合は低コストにできる。ZnSeの他に、ZnSおよびSiC等の青緑色発光の波長領域に対して透明な材料も使用し得る。また、GaPもこの波長領域では若干不透明となるが、バンドギャップが間接遷移型であり、光吸収係数が小さいため使用可能である。

【0064】尚、第2のクラッド層15の上にドーパント層17を薄く形成してもよい。材料としてはLiが好適に用いられるが、P、AsおよびSb等のV族の固体元素を用いてもよい。また、その場合には、光加熱を併用することにより接合温度の低減が可能である。尚、第2の基板20としてp型ZnSを使用した場合には、接合面はZnSe同士となるので、ドーパント層17の材料としてはAl、GaおよびIn等のIII族固体元素を使用するとよい。

(8)

15

【0065】本実施例においては、第2の基板20と第2クラッド層15との接合温度を500℃としたが、200℃～700℃の範囲が適当である。

【0066】本実施例の場合、 $Zn_xCd_{1-x}Se$ 発光層14のXを0.2としたが、Xの値は特に限定されず、例えばX=0のZnSeであってもよい。また、この発光層14は歪み量子井戸構造の他に、例えばZnSe/ZnCdSeの多重量子井戸構造であってもよい。

【0067】また、本実施例の場合、第2のバッファ層22はn型ZnSSeとしたが、そのほかにn型InGaAs 10 であってもよく、またn型ZnS/ZnSe歪み超格子層としてもよい。

【0068】本実施例では、第1クラッド層13および第2クラッド層15を共にZnSeとしたが、このうちの少なくとも一方をMgZnSSeとすると、バンドギャップを大きくすることができるので、電子、ホールを発光層14にさらに有効に閉じ込めることができる。

【0069】さらに本実施例においては、各半導体層11、12、41、13、14、15をMBE法で形成したが、そのほかに例えばMOCVD法、MOMBE法、20 ガスソースMBE法、CBE法等で形成してもよい。各半導体層の材料としては、上述した条件を満たす範囲内でII族元素としてCd、ZnおよびMg、VI族元素として、SeおよびS等から選択されたII-VI族半導体を用いることができる。

【0070】本実施例の場合、表面電極25としてAuを使用した。その他のp型オーミック電極を使用してもよい。また、裏面電極26としてAuGeを使用した。その他のn型オーミック電極を使用してもよい。

【0071】尚、その他に、本実施例においても実施例1および実施例2と同様の変更が可能である。

【0072】(実施例4) 図9は、本実施例の発光ダイオードの製造工程を示す断面図であり、図10は本実施例で得られる発光ダイオードの断面図である。

【0073】この発光ダイオードは実施例1と同じくAlGaInP系のものであるが、第2の基板20が半導体基板でなく誘電体基板である点が異なっている。このため、第2の基板20上に電極25を設けずに、第1の基板側を一部エッチングすることにより第2導電型の半導体層16から電極25を取り出している。また、発光層14を挟んでn型の第1の半導体層40とp型の第2の半導体層50とが対向した構造となっている。第1の半導体層40は、発光波長に対して不透明なn型の半導体からなる第1の半導体基板10の上に形成されており、バッファ層11と中間バンドギャップ層12と第1クラッド層13とから構成されている。一方、第2の半導体層は、第2クラッド層15とキャップ層16とから構成されている。第1の基板10の底面には電極26が形成されている。

【0074】このような構造を有する発光ダイオードは

16

以下のようにして製造される。

【0075】まず、図9に示すように、表面の面方位が(100)であり、発光波長に対して不透明なn型の半導体からなる第1の半導体基板10の上に、n型バッファ層11、n型中間バンドギャップ層12、n型第1クラッド層13、アンドープ発光層14、p型第2クラッド層15およびp型キャップ層16をMOCVD法を用いて順次成長させる。

【0076】続いて、発光波長に対して透明なガラスからなる第2の基板20をp型キャップ層16の上に置く。ガラスからなる第2の基板は特定の方位を持たないので、置く方向は特に問わない。次いで、第2の基板20の上に、 10 g/cm^2 のおもり30を載せる。おもり30としてはグラファイトを使用した。その後、 H_2 雰囲気下で温度を450℃に上げ、2時間放置する。これにより、p型キャップ層16と第2の基板20とは直接接合される。

【0077】尚、本実施例においては基板および各半導体層の組成および厚さは、例えば以下のようにする。

【0078】第1の基板10：n型GaAs、厚さ200 μm 、

バッファ層11：n型GaAs、厚さ1 μm 、

中間バンドギャップ層12：n型Ga_{0.5}In_{0.5}P、厚さ0.1 μm 、

第1クラッド層13：n型Al_{0.5}In_{0.5}P、厚さ1 μm 、

発光層14：(Al_{0.2}Ga_{0.8})_{0.5}In_{0.5}P、厚さ0.5 μm 、

第2クラッド層15：p型Al_{0.5}In_{0.5}P、厚さ1 μm 、

キャップ層16：p型GaP、厚さ2 μm 、

第2の基板20：ガラス、厚さ200 μm 。

【0079】次に、図10に示すように、第1の基板10をエッチングすることにより厚さ10 μm にする。さらに、LEDチップの周辺部61において、第1の基板10～p型第2クラッド層15までを除去し、p型キャップ層16を露出させる。

【0080】続いて、LEDチップの中心部62にある第1の基板10上にn側電極26を形成し、LEDチップの周辺61において露出したp型キャップ層16の上にp側電極25を形成する。

【0081】さらに、これをダイシングによってチップに分割してステムに接着し、樹脂封止して発光ダイオードを完成する。

【0082】本実施例の発光ダイオードにおいては、キャップ層16と誘電体からなる第2の基板20とが直接接合されているが、接合状況は良好であり、非常に強い力を加えるダイシング工程の後でもはがれなかった。

【0083】第2の基板20としてはガラス基板の他に、Al₂O₃、TiO₂、MgOおよびそれらの化合物

50

(9)

17

等の誘電体基板を用いることができる。

【0084】GaAs基板10の表面の面方位は(100)としたが、どの面方位を用いてもよい。

【0085】尚、その他に、本実施例においても実施例1および実施例2と同様の変更が可能である。

【0086】(実施例5)図11は、本実施例の発光ダイオードの製造工程を示す断面図であり、図12は本実施例で得られる発光ダイオードの断面図である。

【0087】この発光ダイオードは実施例3と同じくZnCdSe系のものであるが、第2の基板20が半導体基板でなく誘電体基板である点が異なっている。このため、第2の基板20上に電極25を設けずに、第1の基板側を一部エッチングすることにより第2導電型の半導体層15から電極25を取り出している。また、発光層14を挟んでn型の第1の半導体層13とp型の第2の半導体層15とが対向した構造となっている。第1の半導体層13の底面には電極26が形成されている。

【0088】このような構造を有する発光ダイオードは以下のようにして製造される。

【0089】まず、図11に示すように、表面の面方位が(100)であり、発光波長に対して不透明なn型の半導体からなる第1の基板10の上に、n型バッファ層11、n型第1クラッド層13、アンドープ発光層14、p型第2クラッド層15をMBE法を用いて順次成長させる。

【0090】続いて、表面の面方位が(1, 1, -2, 2)であり、発光波長に対して透明なサファイアからなる第2の基板20を、結晶軸のc軸をこの表面に投影した線が第1の基板10の劈開面に直交するように第2クラッド層15の上に置く。その上に100g/cm²のおもり30を載せる。この実施例では、おもり30としてMoを用いた。この状態で、H₂雰囲気中、温度を500℃に上げ、波長488nmのArレーザ光を照射し、2時間放置する。このArレーザ光はサファイアからなる第2の基板20を透過し、p型第2クラッド層15に吸収される。これにより接合界面が効果的に加熱され、p型第2クラッド層15と第2の基板20とが直接接合される。尚、本実施例においては基板および各半導体層の組成および厚さは、例えば以下にする。

【0091】第1の基板10：n型GaAs、厚さ200μm、
第1のバッファ層11：n型GaAs、厚さ1μm、
第1クラッド層13：n型ZnSe、厚さ3μm、
発光層14：Zn_{0.8}Cd_{0.2}Se、厚さ15nm、
第2クラッド層15：p型ZnSe、厚さ2μm、
第2の基板20：サファイア、厚さ200μm。

【0092】次に、図12に示すように、第1の基板10およびn型バッファ層11を除去する。さらに、LEDチップの周辺部61において、第1の基板10～発光層14までを除去し、p型第2クラッド層15を露出さ

18

せる。

【0093】続いて、LEDチップの中心部62にあるn型第1クラッド層13上にn側Au電極26を形成し、LEDチップの周辺61において露出したp型第2クラッド層15をキャップ層16の上にp側Au電極25を形成する。

【0094】さらに、これをダイシングによってチップに分割してステムに接着し、樹脂封止して発光ダイオードを完成する。

【0095】本実施例の発光ダイオードにおいては、第2クラッド層15と誘電体からなる第2の基板20とが直接接合されているが、接合状況は良好であり、非常に強い力を加えるダイシング工程の後でもはがれなかった。

【0096】本実施例では、接合時にArレーザ光照射を行って接合界面のみを効果的に加熱したが、通常の加熱で接合が可能な場合にはレーザ光照射を行わなくてもよい。

【0097】第2の基板20としてはサファイア基板の他に、多結晶アルミナ、ガラス、TiO₂、MgOおよびそれらの化合物等の誘電体基板を用いることができる。

【0098】GaAs基板10表面の面方位を(100)、サファイア基板20の表面の面方位を(1, 1, -2, 2)としたが、GaAs基板10の面方位としては(111)B面または(111)A面を用いてもよく、その場合サファイア基板20の面方位としては(0001)面、即ちc面を用いることができる。また、この場合、GaAs基板10の面方位としては(111)B面または(111)A面から1～15°傾いた面を用いてもよい。尚、GaAs基板10とサファイア基板20の面方位の組み合わせは必ずしも上述の通りである必要はなく、例えばGaAs基板10として(100)面、サファイア基板として(0001)面を用いてもよい。

【0099】尚、その他に、本実施例においても実施例3と同様の変更が可能である。

【0100】

【発明の効果】以上の説明から明らかなように、本発明の発光ダイオードの製造方法においては、発光構造を積層する第1の基板の上に光外部出射効率を向上させるための第2の基板を接合する。このため、本発明によれば、不透明な半導体基板上に半導体層を成長させた方が良好な内部発光効率を得られる発光ダイオードにおいて、内部発光効率を劣化させることなく外部出射効率を向上させることができる。したがって、本発明は、発光ダイオードの高輝度化および生産性の向上に大いに役立つ。

【図面の簡単な説明】

【図1】本発明の実施例1に係る発光ダイオードの製造

(10)

19

工程を示す断面図である。

【図2】本発明の実施例1で得られる発光ダイオードの断面図である。

【図3】本発明の実施例1の発光ダイオードの電極パターンを示す断面図である。

【図4】本発明の実施例2に係る発光ダイオードの製造工程を示す断面図である。

【図5】本発明の実施例2で得られる発光ダイオードの断面図である。

【図6】本発明の実施例2に係る第2の半導体層40と第2の基板20との接合工程を説明する概略図である。

【図7】本発明の実施例3に係る発光ダイオードの製造工程を示す断面図である。

【図8】本発明の実施例3で得られる発光ダイオードの断面図である。

【図9】本発明の実施例4に係る発光ダイオードの製造工程を示す断面図である。

【図10】本発明の実施例4で得られる発光ダイオードの断面図である。

【図11】本発明の実施例5に係る発光ダイオードの製造工程を示す断面図である。

20

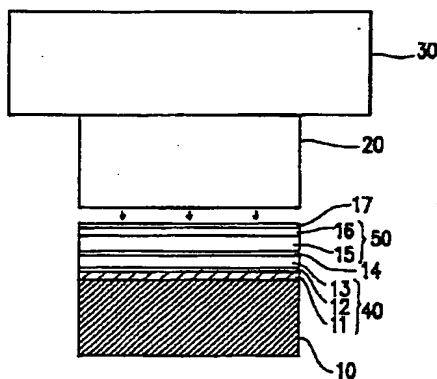
【図12】本発明の実施例5で得られる発光ダイオードの断面図である。

【図13】従来の発光ダイオードの断面図である。

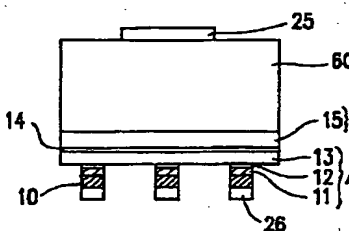
【符号の説明】

- 10 第1の基板
- 11、41 パッファ層
- 12 中間バンドギャップ層
- 13 第1クラッド層
- 14 発光層
- 15 第2クラッド層
- 16 キャップ層
- 17 ドーパント層
- 18 エッチングストップ層
- 19 反射膜
- 20 第2の基板
- 21 溝
- 25、26 電極
- 30 おもり
- 40 第1の半導体層
- 50 第2の半導体層

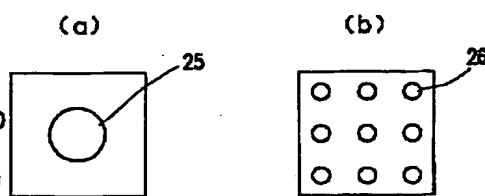
【図1】



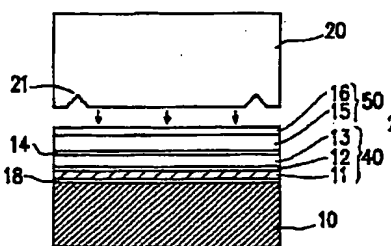
【図2】



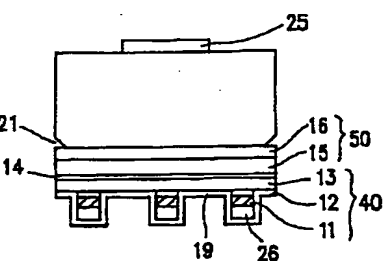
【図3】



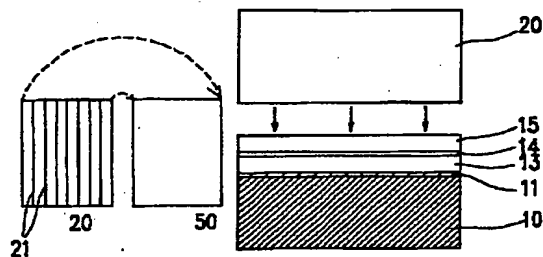
【図4】



【図5】

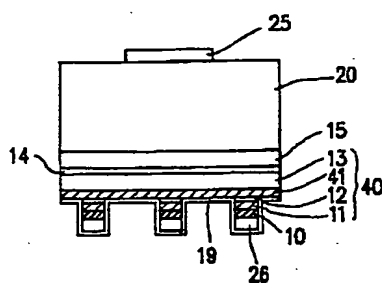


【図6】

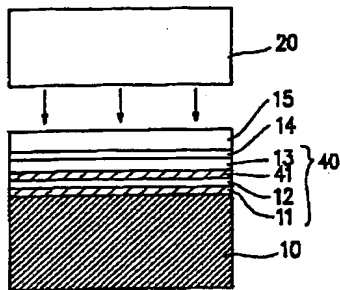


【図11】

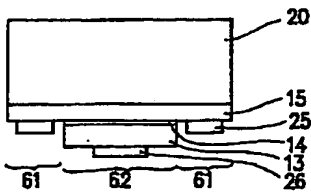
【図8】



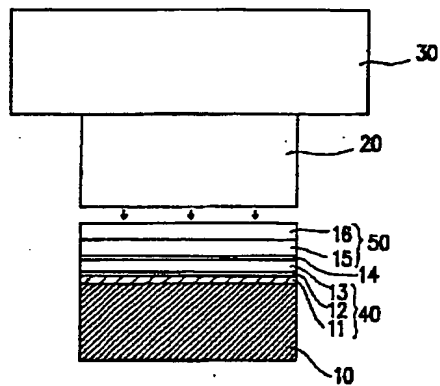
【図7】



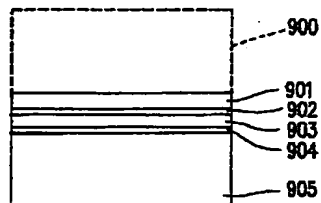
【図12】



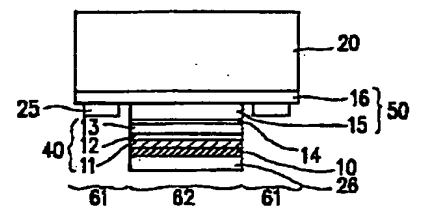
【図9】



【図13】



【図10】



フロントページの続き

(56)参考文献 特開 昭61-183986 (JP, A)
 特開 昭61-182280 (JP, A)
 Appl. Phys. Lett. 58
 (18), p. 1961-1963

(58)調査した分野(Int. Cl. 7, DB名)
 H01L 33/00